

Двухъядерный 64-разрядный прикладной процессор с изолированным вспомогательным 32-разрядным ядром на базе RISC-V

Р. Лапин¹

УДК 004.31 | ВАК 2.2.2

Микроконтроллеры и процессоры цифровой обработки сигнала от АО «ПМК Миландр» широко известны отечественным разработчикам. Недавно портфолио компании пополнилось новой микросхемой – прикладным процессором (процессором приложений) MDR1101GI. Для компании это первая разработка подобного класса. Получение опытных образцов процессора ожидается в начале 2027 года. Новая разработка предназначена для реализации современных встраиваемых решений, в первую очередь, под управлением ОС на базе ядра Linux, таких как сетевые устройства, контроллеры промышленной и домашней автоматизации, а также устройства сбора и передачи данных (УСПД). Статья знакомит читателей с особенностями и ключевыми областями применения нового процессора.

Прикладной процессор MDR1101GI построен на ядрах с поддержкой быстро набирающей популярность открытой (а потому более устойчивой к санкционным ограничениям) архитектуры системы команд RISC-V, в которую были добавлены расширения для ускорения обработки отечественных криптографических алгоритмов (XGOST). Вычислительные ядра разработаны российской компанией «Клаудбеар» (ООО «КБ»).

Микросхема объединяет в себе двухъядерный 64-разрядный процессорный комплекс приложений на базе RISC-V-ядер BI-67ID4 (системы команд RV64GC с дополнительными расширениями и XGOST), изолированный анклава с 32-разрядным RISC-V-ядром BR-35IS2 (система команд RV32IMAFICNU), набор высокоскоростных внешних интерфейсов, а также относительно большое количество последовательных низкоскоростных интерфейсов (рис. 1).

Ядра BI-67ID4 работают на частоте от 500 МГц, реализуют внеочередное исполнение команд до четырех инструкций за такт, содержат кэш-память инструкций и данных первого уровня (L1) по 32 кбайт, а также относительно большой объем кэш-памяти второго уровня (L2) размером 1 Мбайт. Вышеназванные особенности позволяют добиться производительности около 5 CoreMark / МГц.

Ядро BR-35IS2, находящееся в изолированном анклаве, работает на частоте от 500 МГц в связке с двумя банками быстрой тесно связанной памяти (TCM) объемом по 128 кбайт и обеспечивает производительность на уровне 4.15 CoreMark / МГц.

Помимо ядра в изолированный анклава входят аппаратный генератор случайных чисел (TRNG), однократно-программируемая память (OTP) размером 128×32 бит, блок статической памяти 16×32 бит с резервным батарейным питанием и возможностью принудительного стирания при срабатывании датчика вскрытия (TAMPER).

Анклава связан с основной системой через программируемый модуль аппаратной защиты памяти (AXI_PMP). Перечисленный набор функциональных блоков позволяет реализовать функцию безопасной загрузки, а также использовать 32-разрядное ядро в качестве доверенного для определенного круга задач. Также его можно применять для задач реального времени, мониторинга, управления питанием и др.

Подсистема оперативной памяти включает в себя контроллер DDR3, работающий на частоте 400 МГц (800 МТ/с) с шириной шины данных 32 бита, плюс 8 бит в случае использования режима с коррекцией ошибок (ECC). Контроллер поддерживает два ранга. Кроме того, на общей шине имеется банка 32-кбайт статической оперативной памяти, которая позволяет выполнить

¹ АО «ПМК Миландр», начальник ОФВ, lapin.r@milandr.ru.

произвольный код до момента конфигурирования контроллера DDR3.

Для хранения данных может быть использован контроллер eMMC v5.1 с соответствующим интерфейсом физического уровня (пады с контролируемым импедансом и системой автокалибровки) собственной разработки, который поддерживает режимы вплоть до HS400. Для подключения внешних MMC/SD-карт памяти и SDIO-устройств предусмотрено еще два контроллера с поддержкой режимов не выше SDR52. Второй опцией для хранения данных является подключение NVMe-накопителя на одну из линий PCIe.

Высокопроизводительный двухъядерный процессорный комплекс позволяет запускать современные операционные системы общего назначения, такие как Linux. Наличие расширенных криптографических инструкций XGOST в сочетании с возможностью запуска ОС Linux и четырьмя Гбит-Ethernet MAC (два с SGMII-интерфейсом и два с RGMII-интерфейсом) делает микросхему MDR1101GI идеальным выбором для построения сетевых устройств (маршрутизаторов, VPN-шлюзов с поддержкой отечественной криптографии и др.).

Наличие интерфейса для подключения LCD-дисплея через LVDS-интерфейс, аудиокодека через I²S и контроллеров CAN-FD позволяет построить автомобильную информационную систему.

Большое количество IO-доменов с независимым питанием делает возможным создавать системы на базе периферийных устройств с разными напряжениями питания без использования дополнительных преобразователей уровней. Каждый IO-банк поддерживает напряжение питания в любом из трех диапазонов: 1,8 В $\pm$ 10%, 2,5 В $\pm$ 10%, 3,0–3,45 В. Имеется возможность настроить прерывание на любой стандартный GPIO-порт.

Широкий набор низкоскоростных интерфейсов в совокупности с Ethernet-интерфейсом позволяет создавать на базе MDR1101GI контроллеры для промышленной и домашней автоматизации, а также устройства сбора и передачи информации (УСПД).

Микросхема содержит также два контроллера шины PCIe версии 2.0 (x1) со встроенным трансивером (поддерживает режимы End Point и Root Complex), что делает возможным использовать процессор с широким набором доступных периферийных устройств. Для подключения

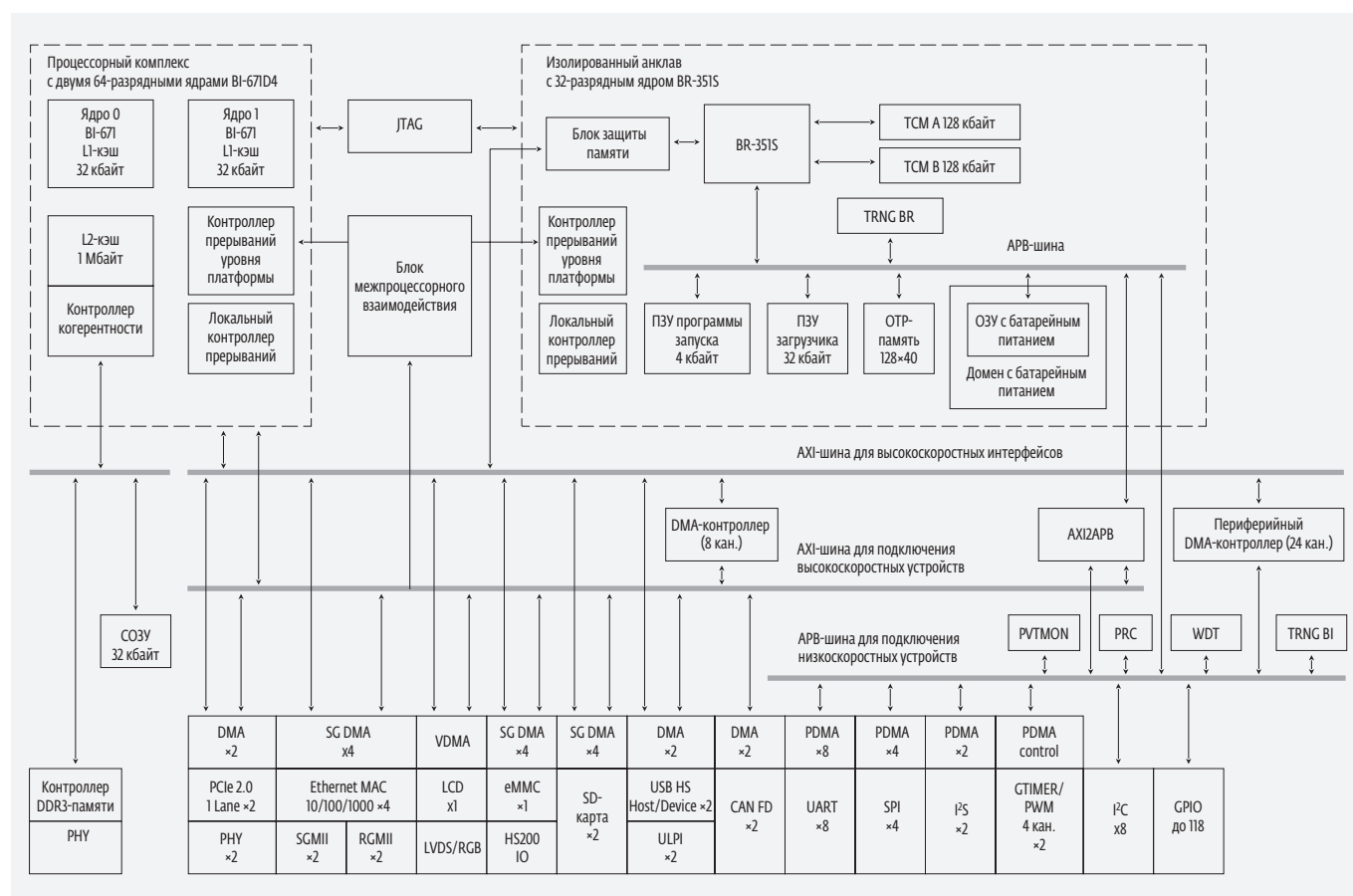


Рис. 1. Блок-схема прикладного процессора MDR1101CI

периферийных устройств в микросхеме предусмотрены два контроллера USB 2.0 HS (до 480 Мбит/с) с интерфейсом ULPI, которые могут работать как в режиме Host, так и Device.

Для тактирования ядер и периферии в чипе предусмотрено восемь независимых блоков ФАПЧ: для BR-ядра, для BI-ядер, DDR-контроллера, блок для контроллеров Ethernet, три блока для тактирования периферии и отдельный ФАПЧ для тактирования eMMC/SD. Данный подход дает высокую гибкость при настройке частот разных блоков для получения максимальной производительности.

Отдельно хотелось бы обратить внимание на поставляемое в комплекте демонстрационное ПО. На данный момент планируется предоставлять следующие версии открытого ПО, адаптированные для работы на MDR1101GI: OpenSBI v1.3, U-Boot 2026.01, Linux kernel v6.18 (для BI), FreeRTOS v11.3.0, BuildRoot v2026.05, OpenWRT v23.05 (планируется обновить), OpenSSL + gost-engine с патчами для задействования расширения для аппаратного ускорения отечественной криптографии (XGOST).

В загрузочном ПЗУ хранится загрузчик нулевого уровня (Zero Stage Bootloader, ZSBL), который поддерживает загрузку с множества различных источников, таких как SPI Flash, eMMC boot область, область пользовательских

данных eMMC (UDA), UART. Предоставляемая версия загрузчика U-Boot дополнительно позволяет осуществлять загрузку по сети (TFTP) и с USB Mass Storage устройств. Есть поддержка запуска только подписанного кода (безопасная загрузка). Для построения устройств с повышенными требованиями к безопасности предусмотрена возможность безвозвратной блокировки JTAG-порта (прошивкой определенных бит в OTP-памяти).

Встроенный комбинированный датчик напряжения и температуры с функцией контроля выхода параметров за допустимые пределы позволяет организовать динамическое управление частотой и/или динамическое управление частотой и напряжением (при использовании соответствующего супервизора питания). Также интересной особенностью нового процессора является возможность отключения питания некоторой неиспользуемой периферии для снижения общего энергопотребления.

Микросхема планируется к поставке в корпусе HFCBGA-576.

В заключение следует отметить, что новый процессор обладает очень широкими возможностями для построения различных типов устройств, специалисты АО «ПКК Миландр» всегда готовы к сотрудничеству и пожелания от потенциальных потребителей стараются учитывать в следующих разработках. ●

