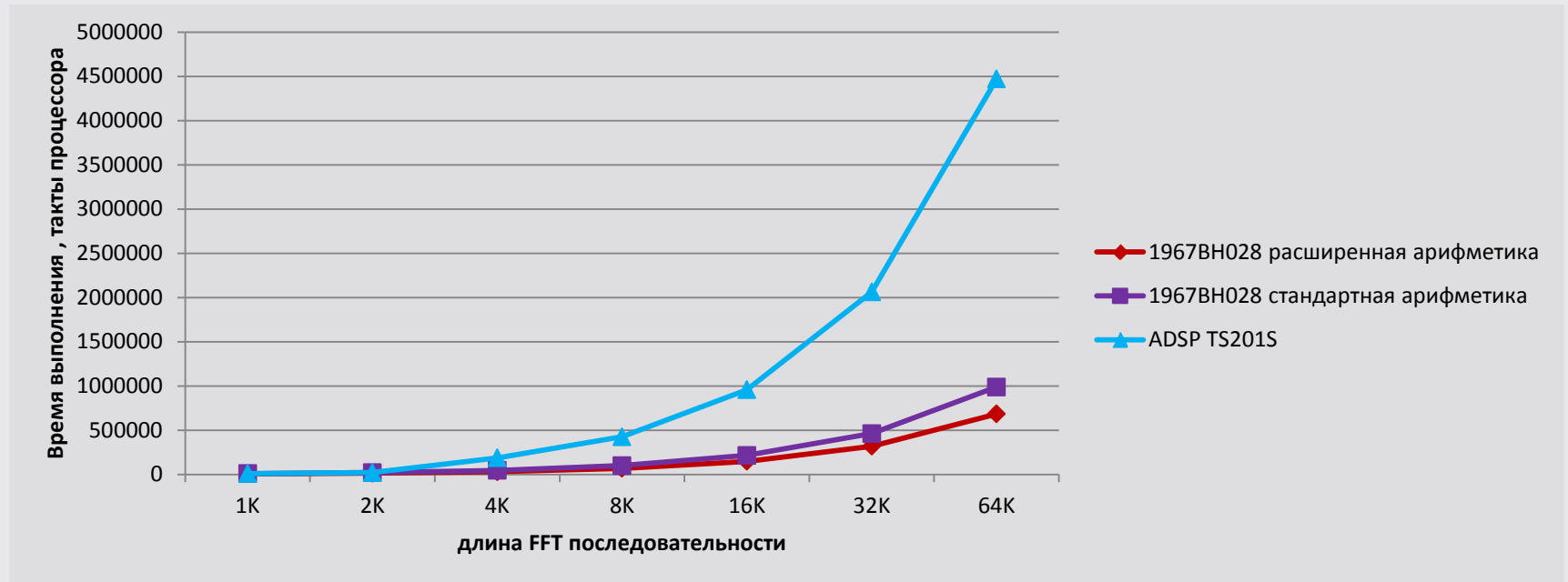


Высокопроизводительные ЦСП 1967ВН028, 1967ВН034 и микросборки на их основе

- Внутренняя статическая память, работающая на частоте ядра
- Пиковая производительность 12 операций/такт (ПЗ одинарной точности)
- Обратная совместимость с ADSP-TS201 как по исполняемому коду, так и по работе со средой разработки VisualDSP
- 64-битная арифметика с плавающей точкой
- Байтовый доступ
- Операции упаковки данных в меньший формат
- Операция поиска MAXMIN с
- Минимальное изменение системной платы при миграции с TS201 на 1967BH028
- Отсутствие материалов Lead-free при производстве процессора
- Встроенный термодиод
- Питание 1В/2.5В. Толерантность входов к 3.3В

Сравнение производительности ядер Lynx v3.0 и TS201S

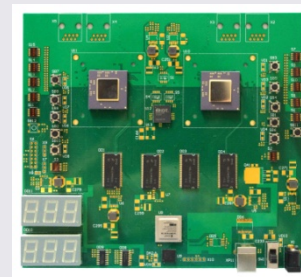


Время расчета FFT на процессоре с частотой 450 МГц, мкс

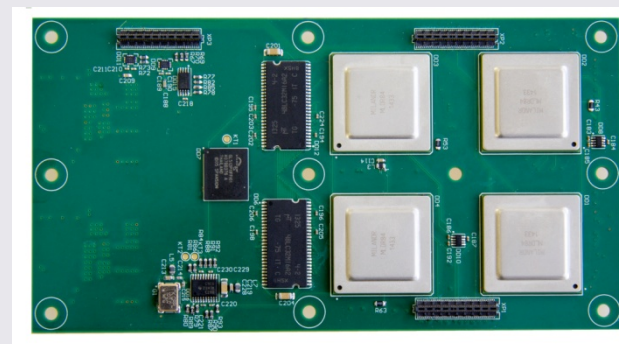
Длина	1967BH028(р)	1967BH028(ст)	TS201
1K	14	21	21
8K	151	220	853
64K	1505	2174	8940

- Частота работы ядра до 600 МГц
- Частота работы внешней шины до 100 МГц
- Внутренняя память 24МБит (SRAM)
- Потребление менее 4 Вт (105 градусов, 450 МГц)
- Корпус BGA-576 (металлокерамический) 25x25 мм, шаг 1 мм
- Минимальное изменение системной платы при миграции с TS201 на 1967BH028
- Отсутствие материалов Leed-free при производстве процессора
- Встроенный термодиод
- Питание 1В/2.5В. Толерантность входов к 3.3В

2 процессорный кластер



4 процессорный кластер

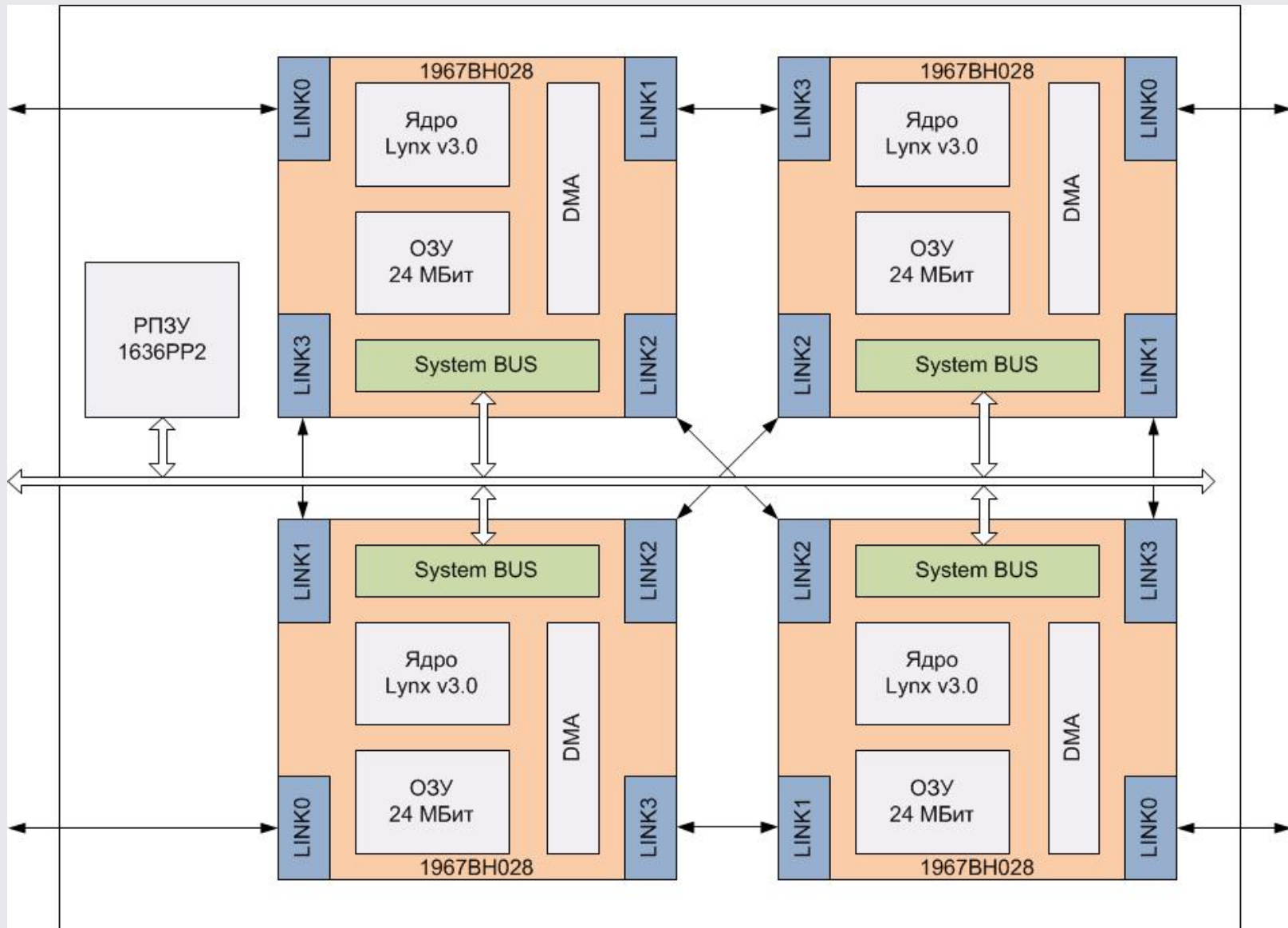


20 процессорный кластер

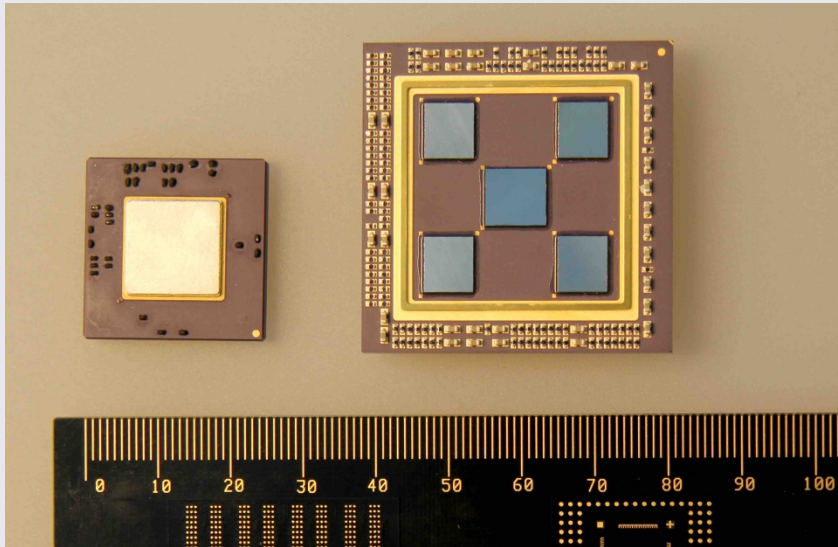


- Корпус CQFP-256 (металлокерамический, «Тестприбор»)
- Внутренняя память 12МБит (SRAM)
- Частота работы ядра до 300МГц
- Частота работы внешней шины до 80МГц
- Кэш инструкций 32 кБайт, кэш данных 32 кБайт
- Внешняя шина 16/32 бита с возможностью подключения SDRAM, SRAM, NAND
- Широкие мультимедийные возможности (интерфейс к камере и LCD монитору)
- Управление и обмен данными с внешними устройствами (SPI, SSI, AC'97, ARINC, MANCHESTER, NAND, UART, I2C, PWM)
- Возможность прямого подключения высокоскоростных АЦП и ЦАП (LVDS интерфейс)
- Цифровые модуляторы с интегрированными интерполяторами и дециматорами
- Блок смесителя для обработки данных GPS/Глонасс
- Блок разбора потоковой информации (применим для декодирования H.264)
- Индивидуальное конфигурирование внешних выводов как GPIO

Структурная схема МСБ FlipChip



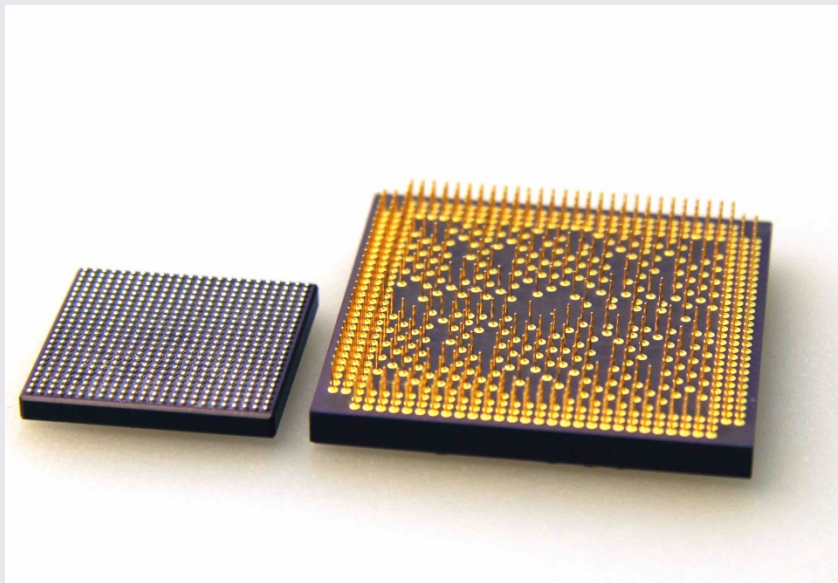
Внешний вид микросборки «FlipChip»



Микросборки «Flip-Chip» и
процессор 1967BH028 (вид сверху)

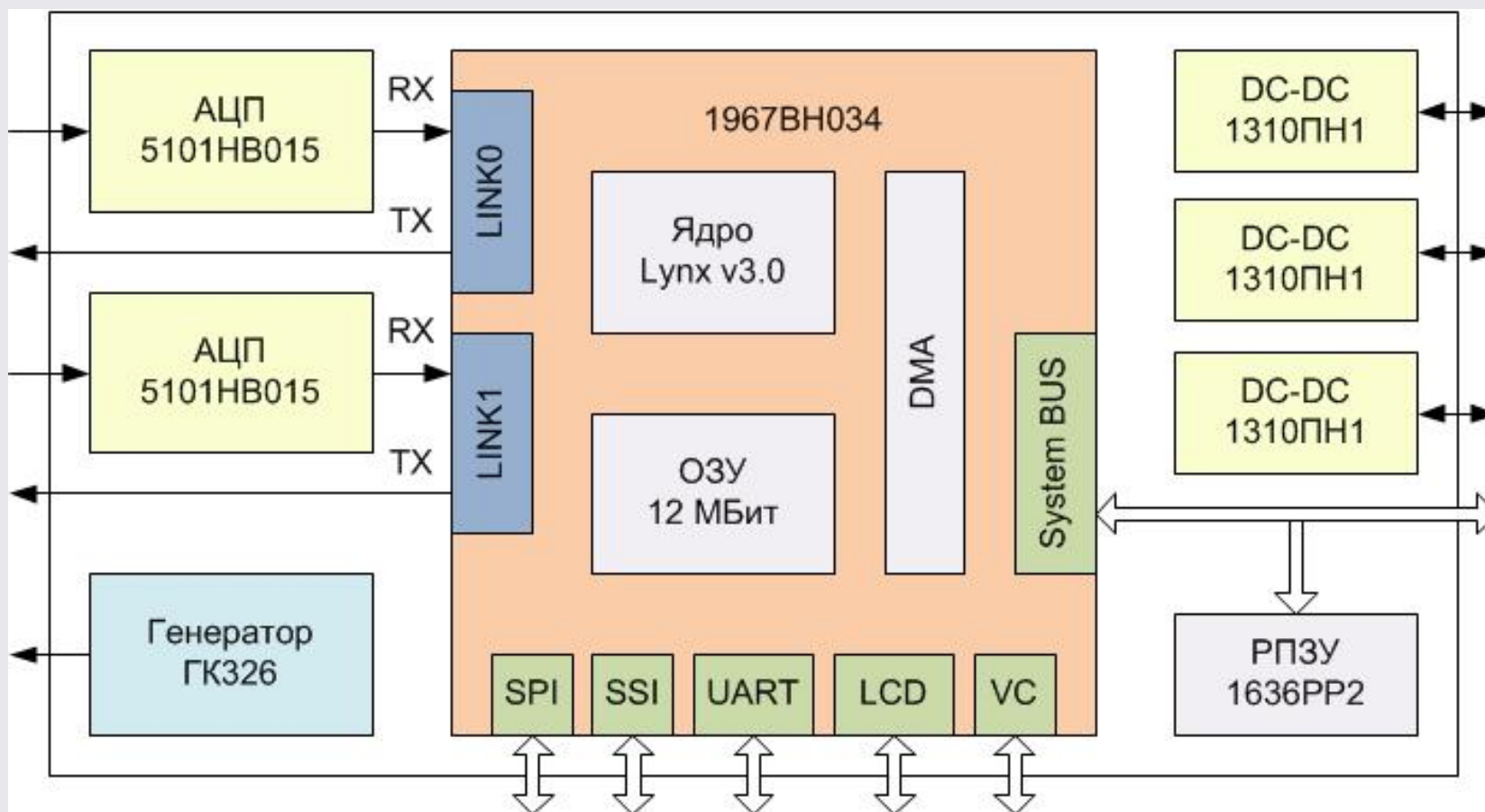
Корпус CPGA -1024

Размер 42x42 мм, шаг 1.25 мм

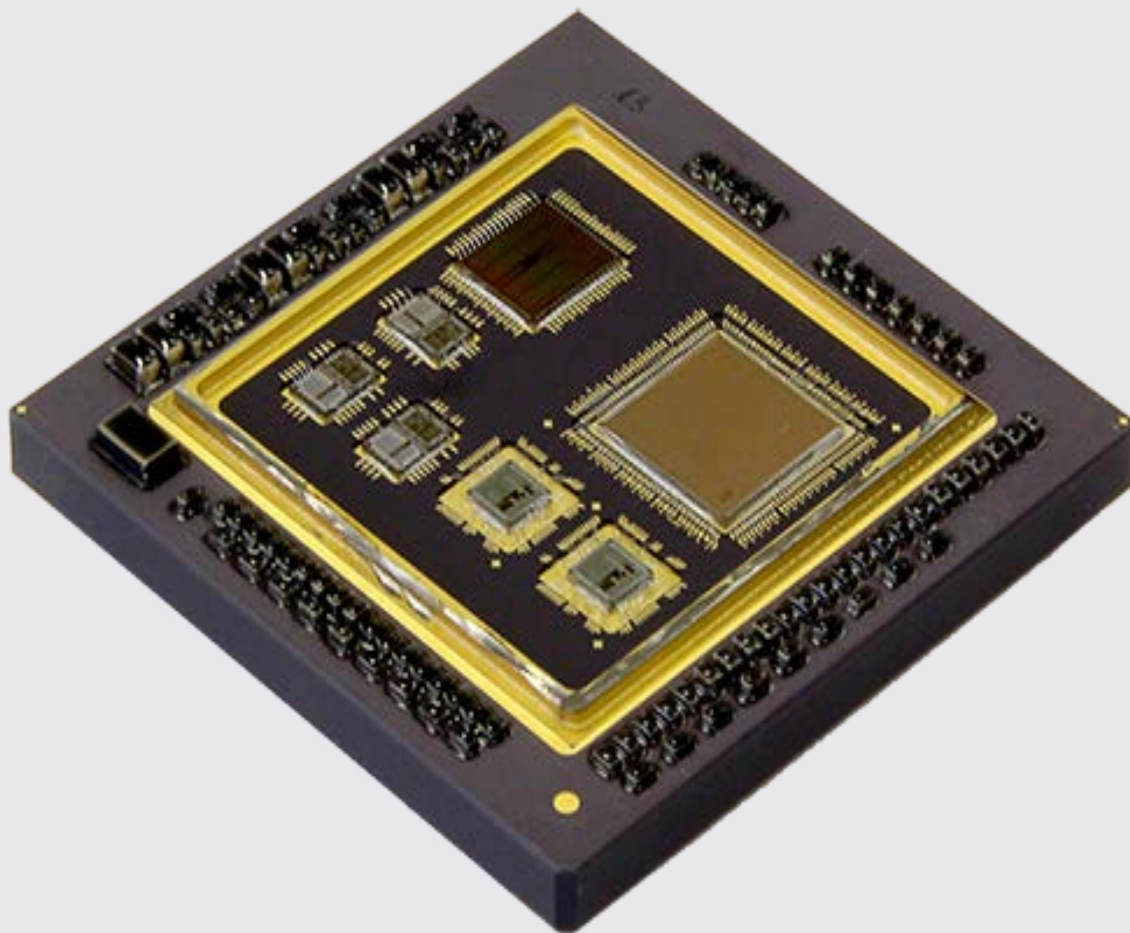


Микросборки «Flip-Chip» и
процессор 1967BH028 (вид снизу)

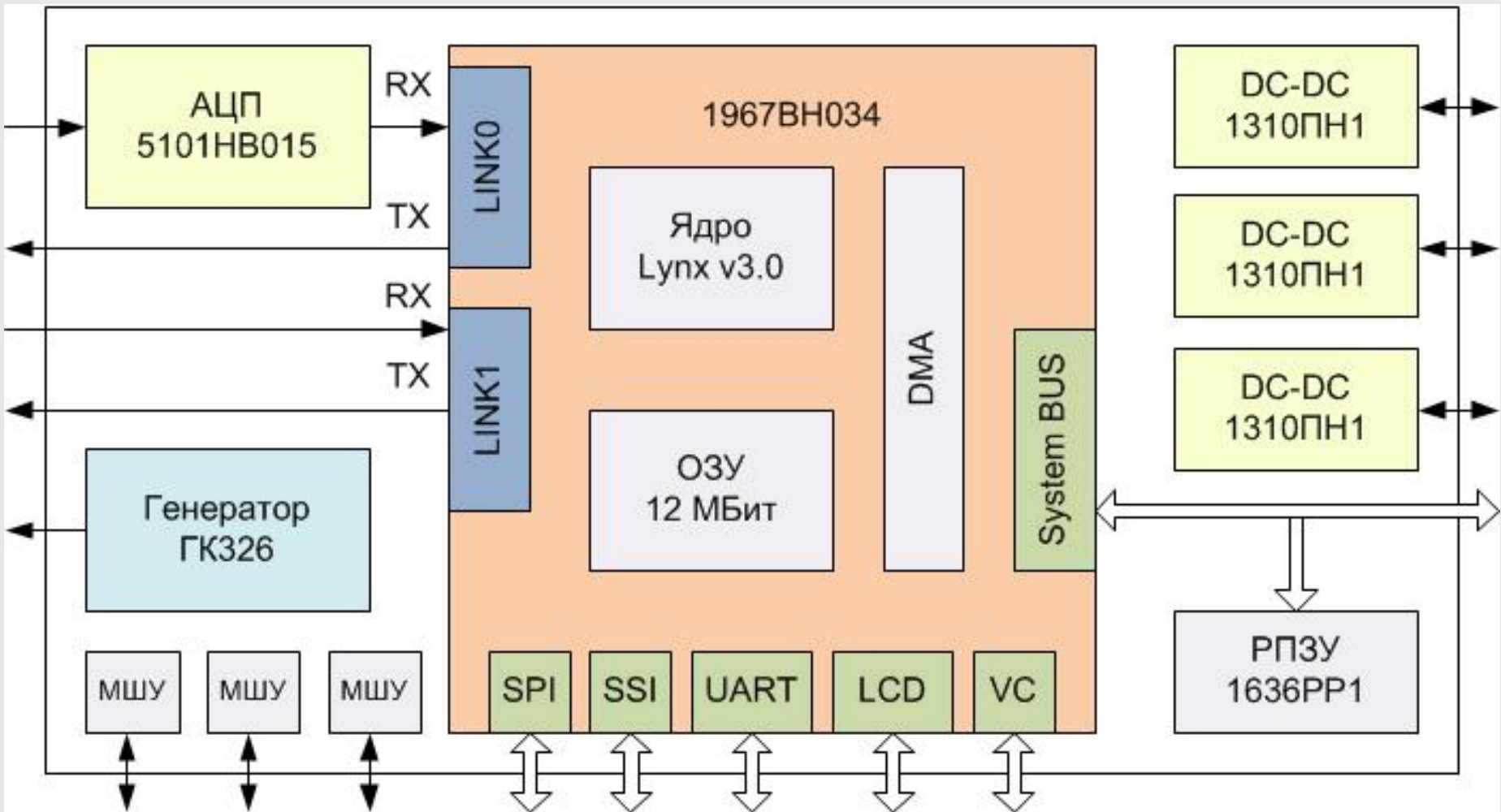
Область применения – устройства приема и обработки сигналов систем связи, радиолокации, и управления



Корпус CPGA-352
Размер 51x51 мм, шаг 1.25 мм



Структурная схема МСБ «Дуэт»



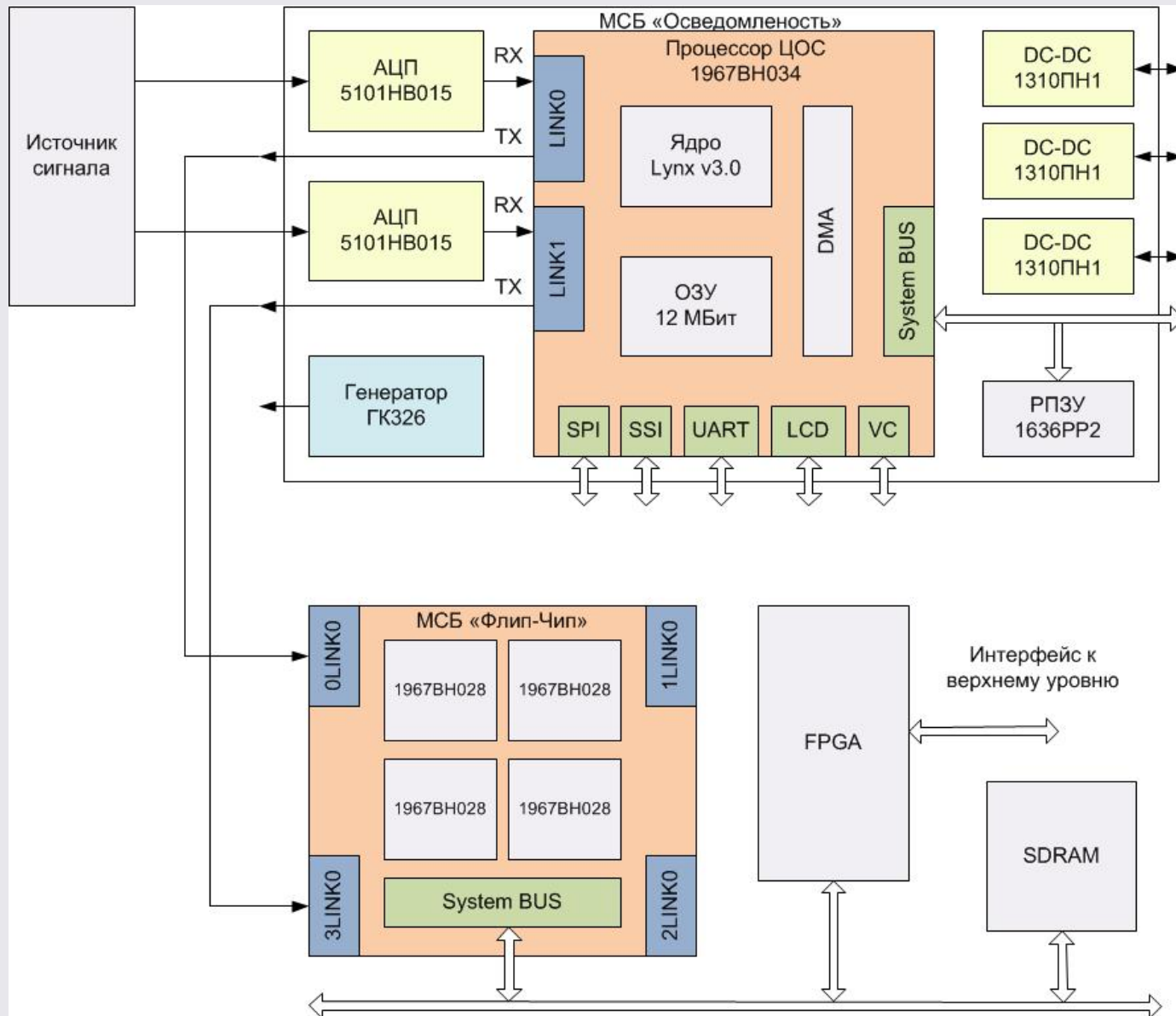
МШУ - MSA-0611(Avago)

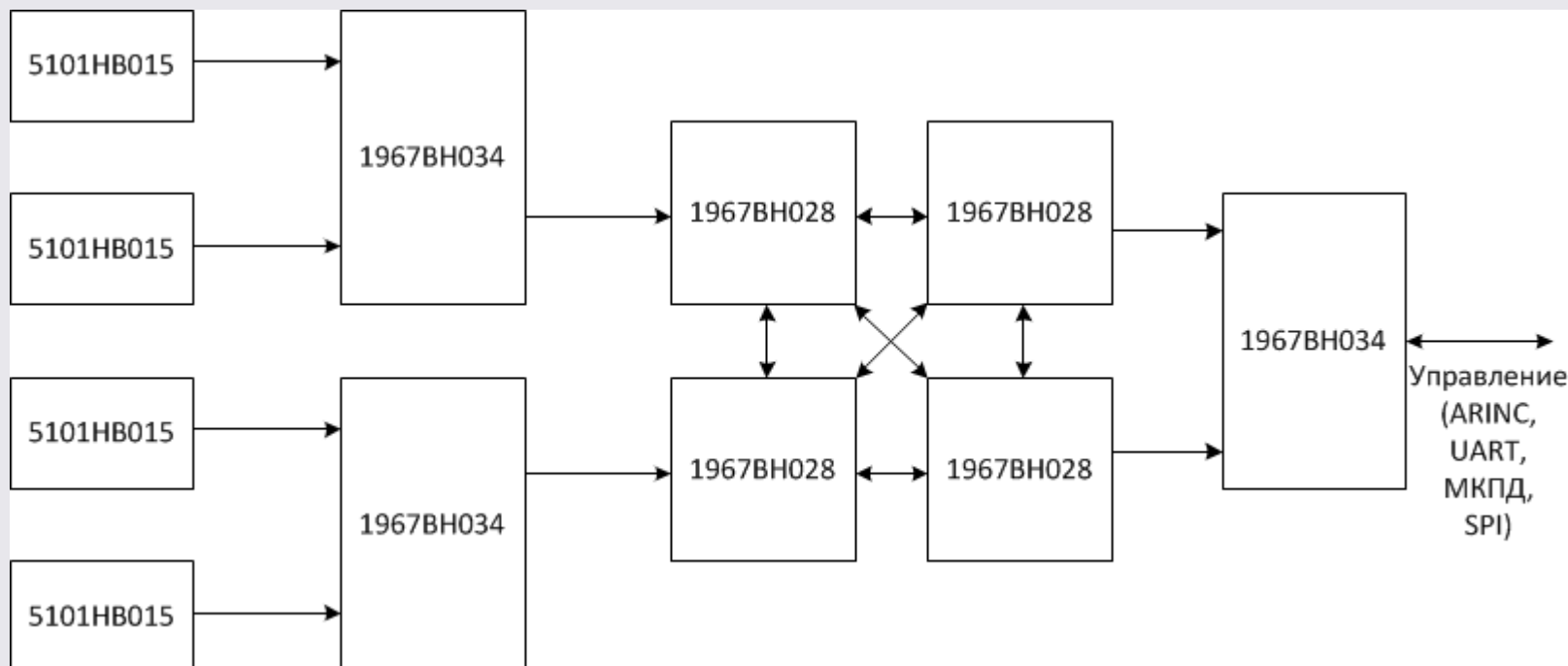
BGA – 234 (многослойная печатная плата)

Размер 65х65 мм, шаг 1.25 мм

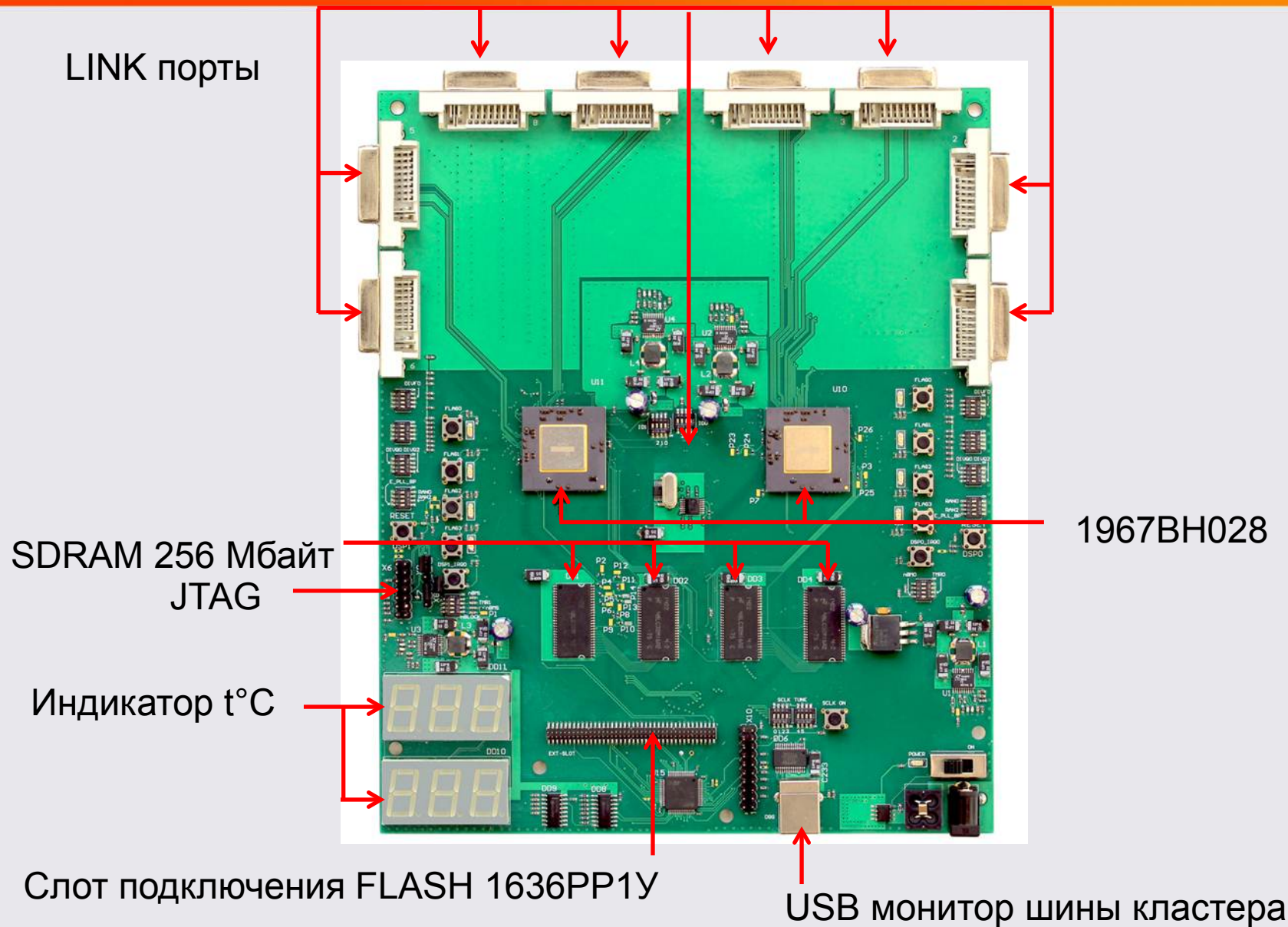


Многоканальная система обработки данных

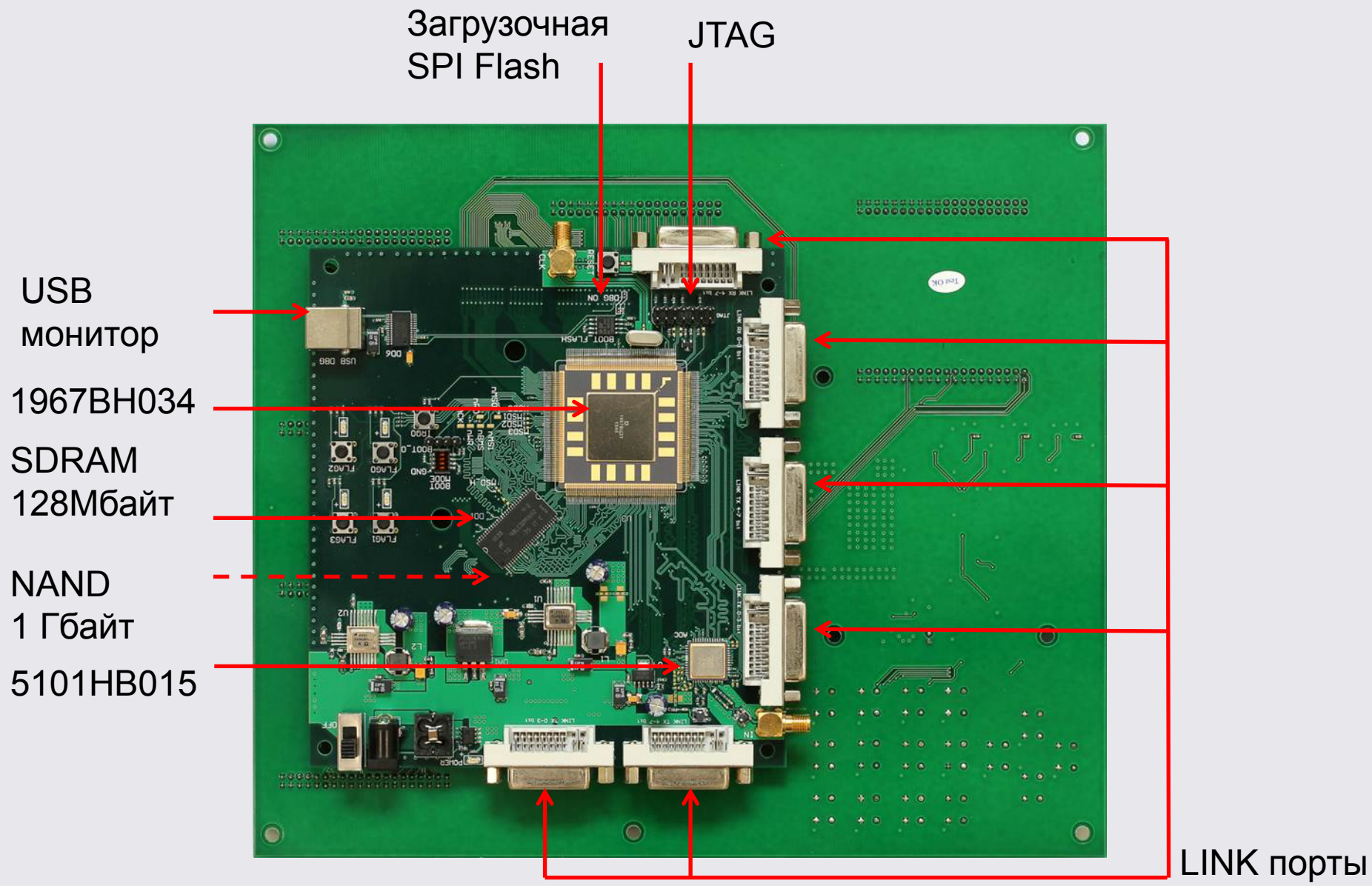




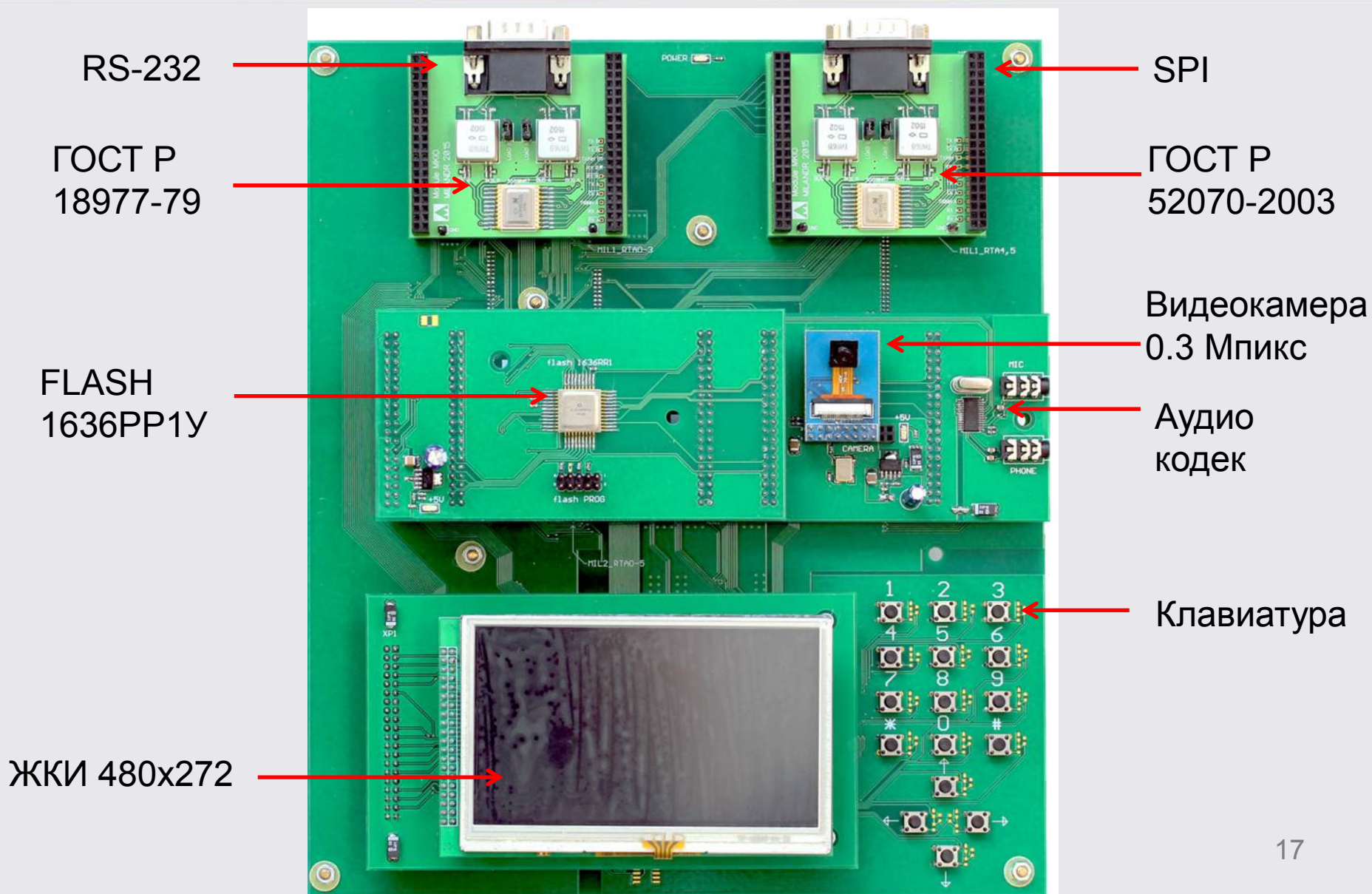
Демонстрационная плата 1967BH028



Демонстрационная плата 1967BH034 (ядро)

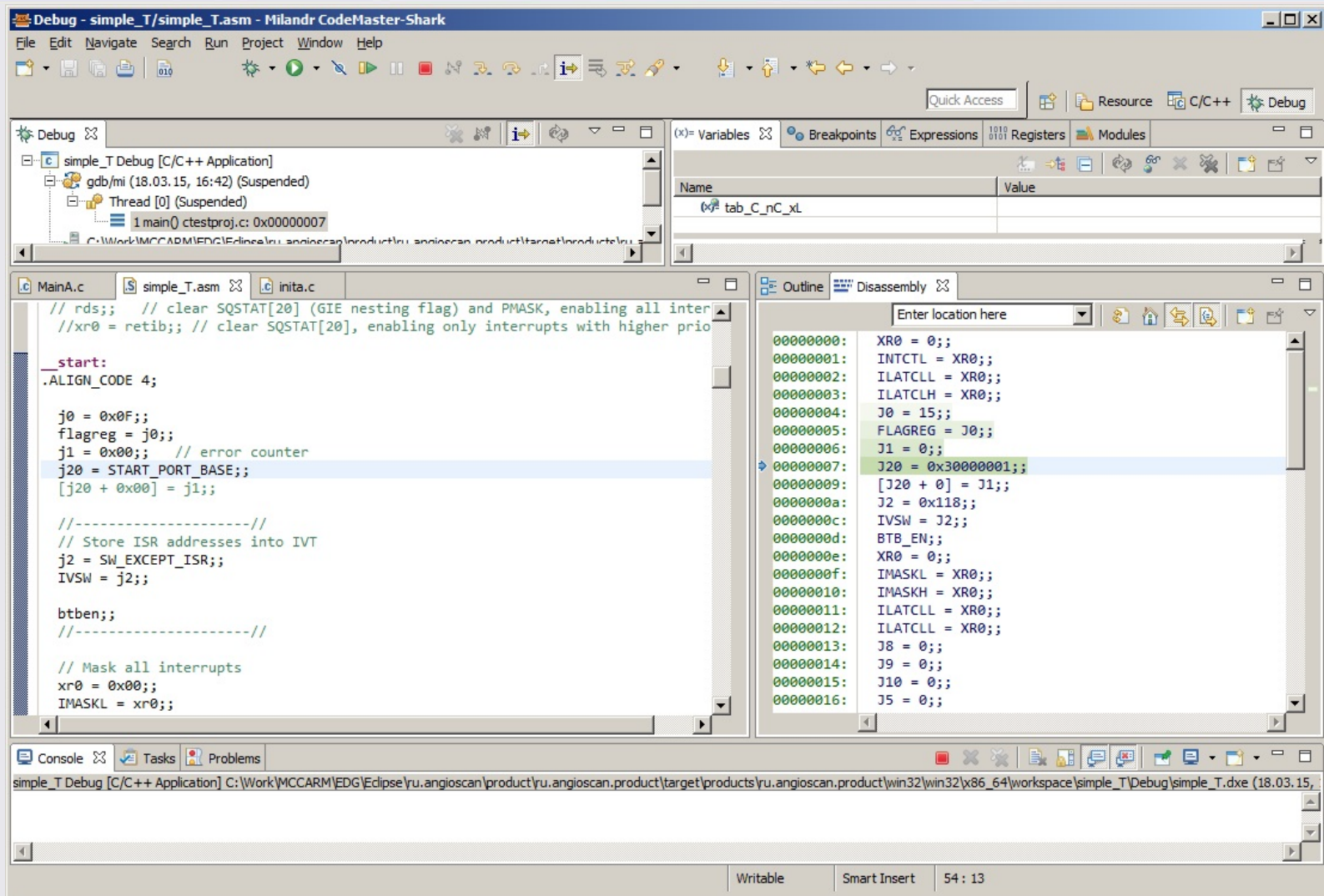


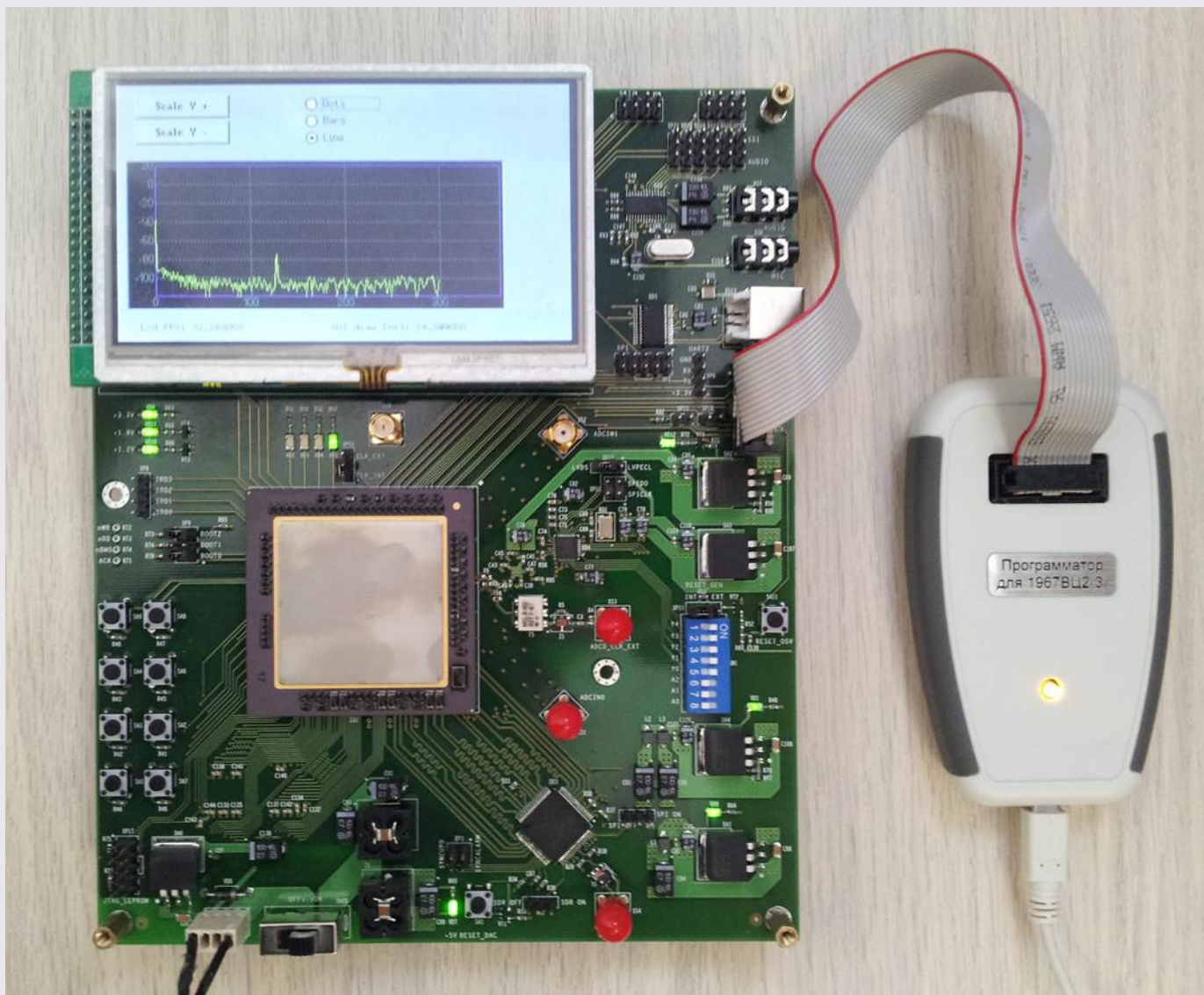
Демонстрационная плата 1967ВН034



- Кроссплатформенная среда – поддержка ОС Windows, Linux
- Ассемблер и компилятор C/C++
- Собственный программный комплекс для компиляции и генерации исполняемого машинного кода (tool chain)
- Платформа Eclipse
- Программный симулятор
- Аппаратный отладчик
- Поддержка отладки многопроцессорной системы
- Связь с Matlab для PIL (Process-In-Loop)симуляции и отладки алгоритмов
- Утилиты для формирования загрузочного образа и прошивки ПЗУ
- Набор программных библиотек
- Встроенная RTOS

Интегрированная среда разработки (вид)





РОССИЙСКИЕ МИКРОСХЕМЫ

ОТ ИДЕИ ДО ПРОМЫШЛЕННОГО ПРОИЗВОДСТВА



Группа компаний
МИЛАНДР

124498, г. Москва, Зеленоград, проезд 4806, дом 6

Телефон: +7 (495) 981-54-33

Факс: +7 (495) 981-54-36

<http://www.milandr.ru>

E-mail: info@milandr.ru

Интернет-форум службы тех. поддержки:

<http://forum.milandr.ru>

Техническая поддержка:

+7 (495) 981-54-33