

Новая микросхема узкополосного приемника 1321ХД1У «ПКК Миландр»

Александр АРЕДОВ
Александр СМОРОДИНОВ
Александр ОДНОЛЬКО

Системы связи, в которых не предъявляются жесткие требования к скорости передачи информации, а отношение частоты несущей к ширине канала много больше единицы, называются узкополосными. Потребность в таких системах возникает, когда необходимо в ограниченном диапазоне частот уместить как можно больше каналов связи. Это могут быть как гражданские службы (например, МЧС), так и специальные подразделения, где высока потребность в личных средствах связи для каждого члена подразделения. Применение подобных систем обеспечивает увеличение гибкости и скорости реагирования на изменение окружающей обстановки, а также расширяет зону охвата одного подразделения.

Это налагает серьезные требования к массо-габаритным характеристикам устройства связи (носимой радиостанции), что, в свою очередь, влияет и на объем аккумуляторного устройства. Полоса сигнала в таких системах связи редко превышает сотню кГц. Однако этого вполне достаточно для кодирования речи и другой низкоскоростной информации. Для построения таких

систем связи российская компания «ПКК Миландр» разработала комплект, состоящий из трех микросхем: 1901ВЦ1Т, 1321ХД1У и 1321ХД2У.

Первая из них — это двухъядерный процессор, который осуществляет цифровую обработку сигнала, а также его кодирование для дальнейшей передачи. Этот процессор основан на высокопроизводительном

32-разрядном RISC-ядре с 16-разрядным DSP-сопроцессором. Микросхема 1321ХД1У — это узкополосный приемник, а 1321ХД2У — формирователь модулирующего сигнала радиопередатчика. Комплект микросхем рассчитан на построение узкополосных систем связи с несущей частотой в диапазоне 10–300 МГц и шириной канала не более 200 кГц.

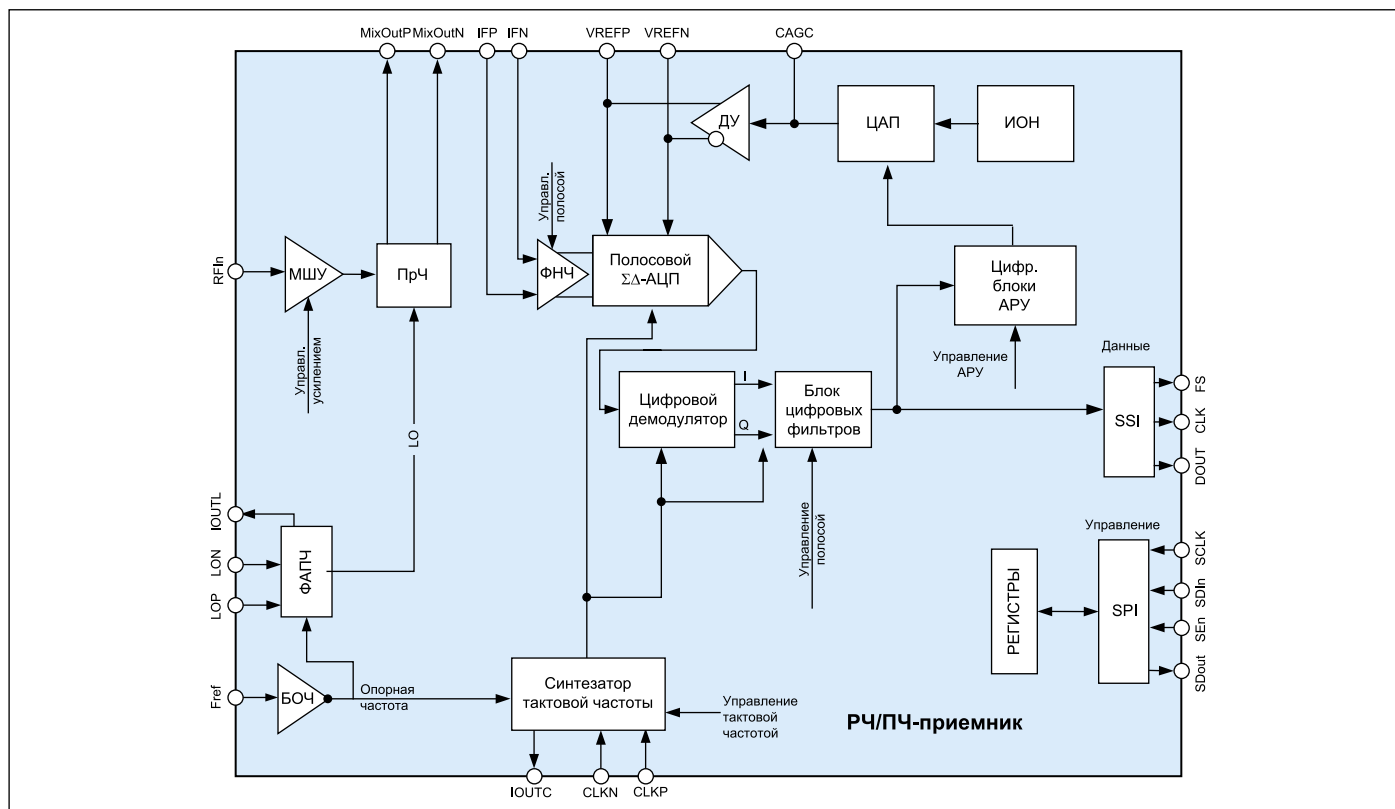


Рис. 1. Структурная схема приемника 1321ХД1У

Эти микросхемы помогут снизить зависимость отечественных производителей средств радиосвязи от поставок из других стран. Все ИМС предназначены для использования в спецтехнике, а также для расширенного рабочего температурного диапазона от -60 до $+85$ °С.

В статье речь пойдет о микросхеме приемника 1321ХД1У и наиболее подробно будет рассказано о фрактальном синтезаторе частоты, который используется в ней в качестве гетеродина.

Основные параметры микросхемы 1321ХД1У и общее описание:

- Диапазон частот по РЧ-входу: 10–300 МГц.
- Диапазон частот по ПЧ-входу: 1,625–3,125 МГц.
- Полоса сигнала: 6,25–100 кГц.
- Системный коэффициент шума в полосе ± 10 кГц: 16 дБ.
- Динамический диапазон: 82 дБ.
- Диапазон АРУ: 24 дБ (12 дБ — аналоговое АРУ, 12 дБ — цифровое АРУ).
- Диапазон опорной частоты: 1–24 МГц.
- Потребление в полнофункциональном режиме: 50 мА.
- Потребление в режиме с внешним гетеродином и тактовой частотой: 40 мА.
- Потребление в режиме пониженного потребления: 10 мкА.
- Напряжение питания на аналоговых выходах: от 3,15 до 3,45 В.
- Напряжение питания на цифровых выходах: от 1,62 до 1,98 В.

На рис. 1 представлена структура микросхемы приемника 1321ХД1У, предназначенной для узкополосных систем связи.

Состав микросхемы 1321ХД1У

В интегральную схему входят:

- Малощумящий усилитель (МШУ), с возможностью уменьшения потребления при снижении усиления ступенями по 3–4 дБ.
- Смеситель (ПрЧ), с возможностью уменьшения потребления при уменьшении ПРЗ.
- Активный фильтр низких частот (ФНЧ) с перестраиваемой полосой среза.
- Полосовой $\Sigma\Delta$ -АЦП.
- Цифровой демодулятор.
- Блок цифровых фильтров-дециматоров с программируемым коэффициентом децимации.
- ФАПЧ гетеродина с дробной и целой частями делителя выходной частоты.
- Буфер опорной частоты (БОЧ).
- ФАПЧ синтезатора тактового сигнала (СТЧ).
- Интерфейс SPI для программирования ИС.
- Интерфейс SSI для передачи цифровых отсчетов на дальнейшую обработку.
- Источники опорного напряжения и тока.

Приемник выполнен по классической супергетеродинной схеме с одним преобразованием частоты. Сигнал со входа R_{Fin} усиливается МШУ и подается на смеситель, который переносит входной сигнал на частоту ПЧ.

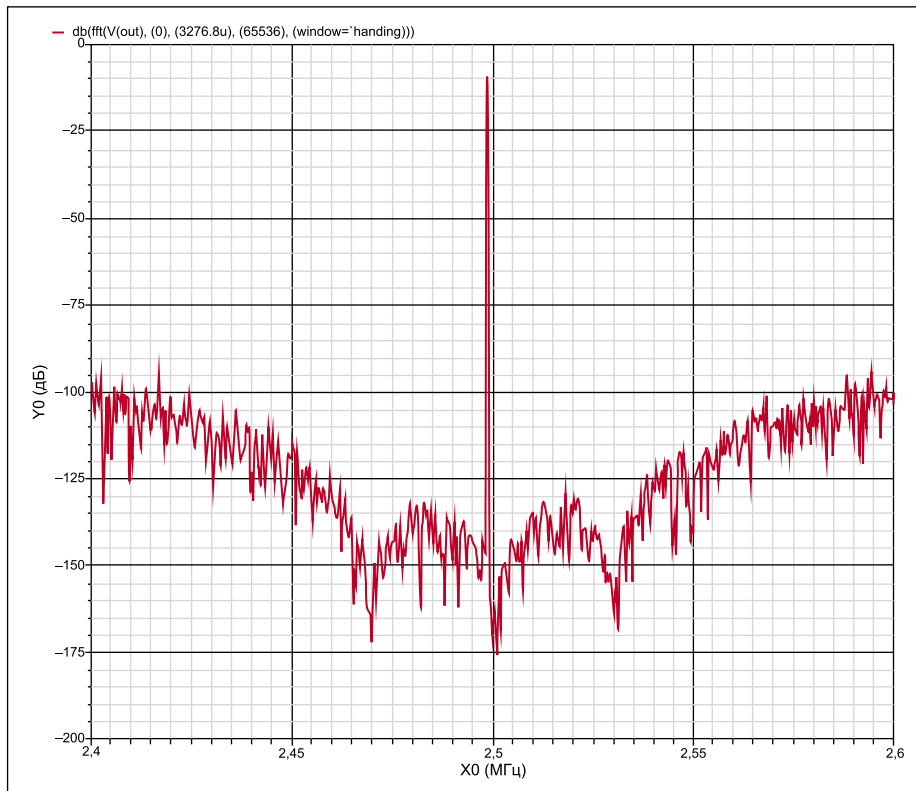


Рис. 2. Спектр сигнала на выходе полосового $\Sigma\Delta$ -АЦП (частота ПЧ — 2,5 МГц)

Сигнал на частоте ПЧ (1,625–3,125 МГц) поступает на вход противоотражающего ФНЧ, служащего для подавления сигналов и шумов, находящихся на частотах выше половины частоты дискретизации полосового $\Sigma\Delta$ -АЦП. Далее происходит оцифровка сигнала полосовым $\Sigma\Delta$ -АЦП. Затем цифровой демодулятор переносит его в основную полосу частот и разделяет сигнал на прямой и квадратурный канал. Цифровые фильтры-дециматоры выделяют требуемую полосу по каждому из каналов. Оцифрованный и прореженный сигнал может быть считан по последовательному SSI-интерфейсу. ФАПЧ гетеродина и тактовой частоты предназначены для формирования из единой опорной частоты сигналов гетеродина и тактовой частоты.

Микросхема изготовлена по классической КМОП-технологии с проектными нормами 0,18 мкм. Основными элементами микросхемы являются полосовой $\Sigma\Delta$ -АЦП с последующим цифровым демодулятором. Применение цифрового демодулятора позволяет избежать погрешностей, присущих аналоговым демодуляторам: разбаланса усиления и смещения прямого и квадратурного канала, отличия разности фаз гетеродина от 90° . К недостаткам аналоговых квадратурных демодуляторов следует отнести шумы активных устройств и повышенное потребление. Полосовая структура АЦП позволяет минимизировать влияние фликер-шумов, присущих КМОП-схемам, в аналоговых трактах АЦП и ФНЧ.

Цифровой демодулятор реализуется как множитель оцифрованного сигнала на вы-

ходе АЦП с отсчетами цифровой синусоиды (для прямого канала) и косинусоиды (для квадратурного канала). С точки зрения подавления отраженных частот и количества отсчетов цифровой синусоиды частота цифровой синусоиды выбрана как $1/8$ тактовой частоты АЦП. Таким образом, для корректного переноса сигнала с ПЧ в основную полосу частот центральная частота ПЧ должна быть равной $1/8$ тактовой частоты АЦП.

На рис. 2 представлен спектр сигнала на выходе АЦП. В спектре отчетливо прослеживается характерный для данного класса АЦП подъем шума квантования по мере удаления от сигнала (noise shaping), который затем устраняется цифровыми фильтрами.

Для того чтобы микросхема приемника могла работать в достаточном диапазоне входных сигналов, в микросхему введены три стадии регулировки: усиления МШУ, линейности смесителя и усиления тракта ПЧ. Регулировка усиления МШУ и линейности смесителя осуществляется в ручном режиме, а регулировка тракта ПЧ — автоматически, при помощи встроенной петли АРУ.

При большом сигнале на входе МШУ может быть переведен в режим малого усиления, а смеситель — в режим высокой линейности. При слабом сигнале МШУ переводится в режим большого усиления (высокой чувствительности), а смеситель — в режим малой линейности. Таким образом, когда микросхема приемника работает в условиях большого и малого сигналов, возможна оптимизация ее потребления.

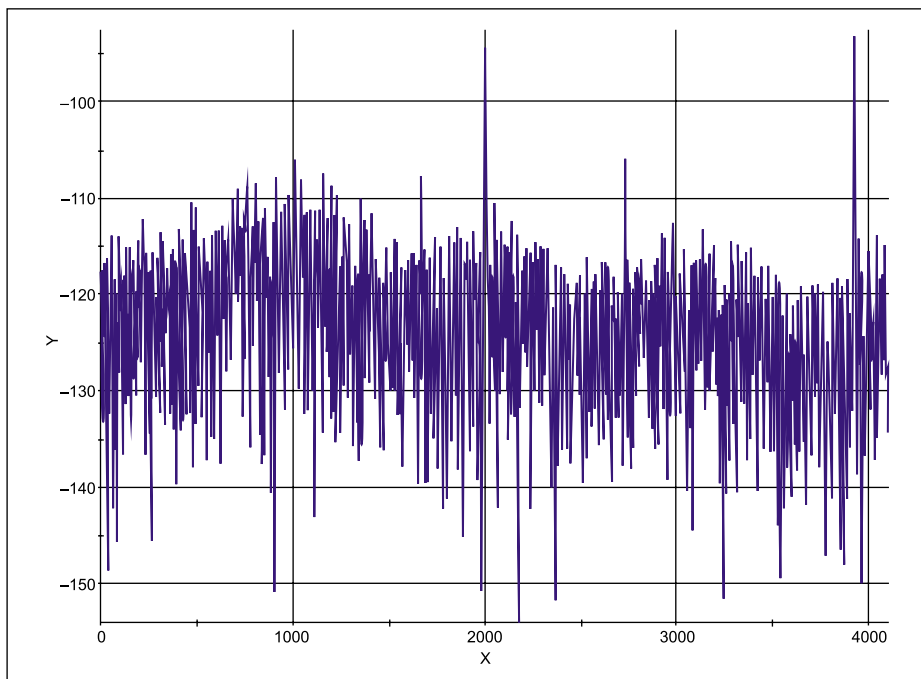


Рис. 3. Спектр сигнала на выходе приемника. Входной сигнал — синус частотой 150 МГц. Амплитуда входного сигнала — 100 дБ. Полученное соотношение сигнал/шум — 10 дБ

ФАПЧ. Как правило, это оптимальное значение полосы ФАПЧ лежит в пределах 5–200 кГц. Малая ширина канала связи накладывает жесткие требования к шагу сетки синтезатора.

В данной разработке необходимо было иметь малый шаг сетки частот гетеродина (до 6,25 кГц) при уровне фазового шума в полосе ФАПЧ не хуже –80 дБн/Гц. В целочисленной ФАПЧ сетку частот задает частота сравнения. При такой сетке отношение выходной частоты к частоте сравнения в худшем случае составило бы:

$$N = 300/0,00625 = 48\,000.$$

Поскольку фазовый шум в полосе ФАПЧ пропорционален $20\log(N)$, при столь высоком N обеспечить приемлемый фазовый шум проблематично. Кроме того, для обеспечения устойчивости ФАПЧ на частоте сравнения 6,25 кГц необходимо иметь полосу ФАПЧ не выше 1 кГц. Столь низкая полоса также приводит к высокому уровню шума, что связано с управляемым генератором, и, кроме того, увеличивается время захвата. Из этих соображений предпочтение было отдано фрактальной структуре ФАПЧ.

Структурная схема ФАПЧ гетеродина представлена на рис. 4. Система состоит из дробного делителя основной частоты с $\Delta\Sigma$ -модулятором MASH3, делителя опорной частоты, схемы накачки заряда, схемы опорной частоты, схемы буферизации. Опорная частота подается на вход F_{ref} ; частота ГУН — на входы LOP и LON; петлевой фильтр подключается к выходу IOUT_L.

Основные параметры ФАПЧ гетеродина

- Диапазон опорной частоты: 1–24 МГц.
- Диапазон частоты ГУН: 13–310 МГц.

ФАПЧ гетеродина в микросхеме 1321XD1У

Важнейшим блоком в микросхеме является встроенная система ФАПЧ с дробным делителем в цепи обратной связи (Fractional-N). Интеграция ФАПЧ гетеродина на одном кристалле с трактом приемника удобна для пользователя наличием единого интерфейса и программного обеспечения. Однако необходимо отметить, что в микросхему интегрированы только делители частоты, фазовый детектор и схема накачки заря-

да. Управляемый генератор (ГУН) и петлевой фильтр являются внешними компонентами и выбираются пользователем в зависимости от необходимой несущей частоты и полосы ФАПЧ. Рекомендованные к использованию управляемые генераторы — MAX260X и MAX2620 с дифференциальным выходом.

Как известно, оптимальным значением полосы ФАПЧ относительно минимального фазового шума является точка пересечения профиля шумов управляемого генератора с приведенным к выходу профилем шумов опорного генератора в сумме с внутренними шумами

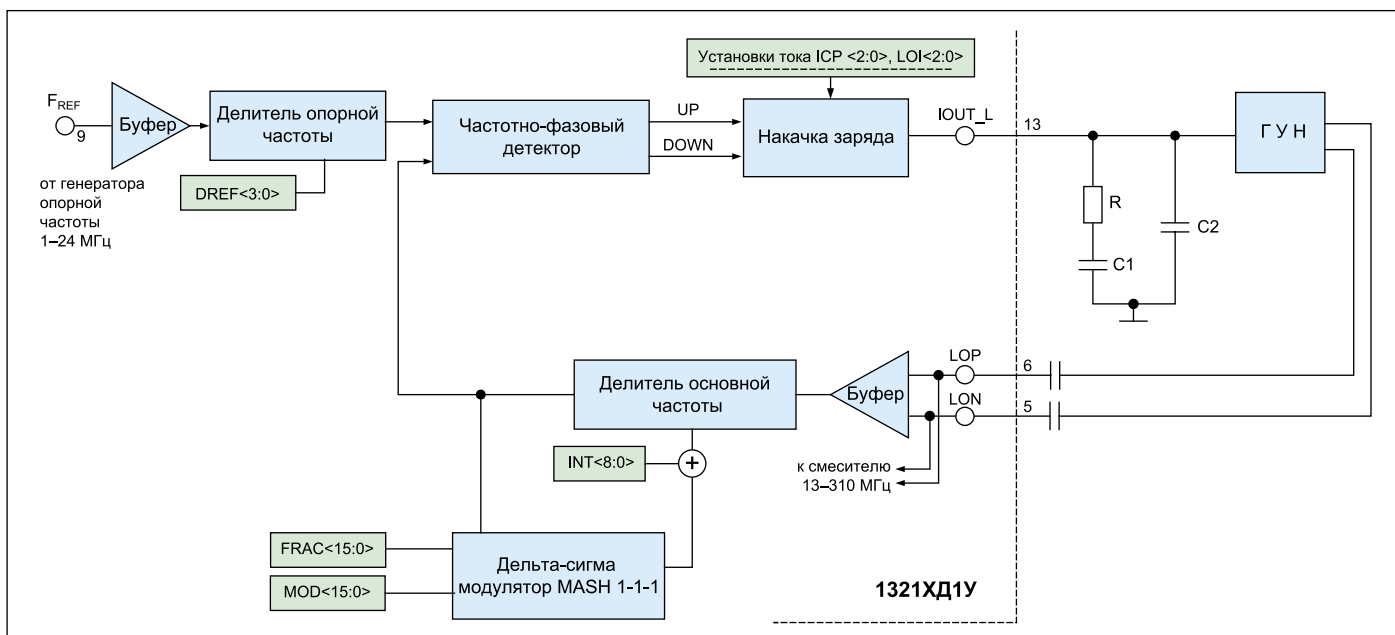
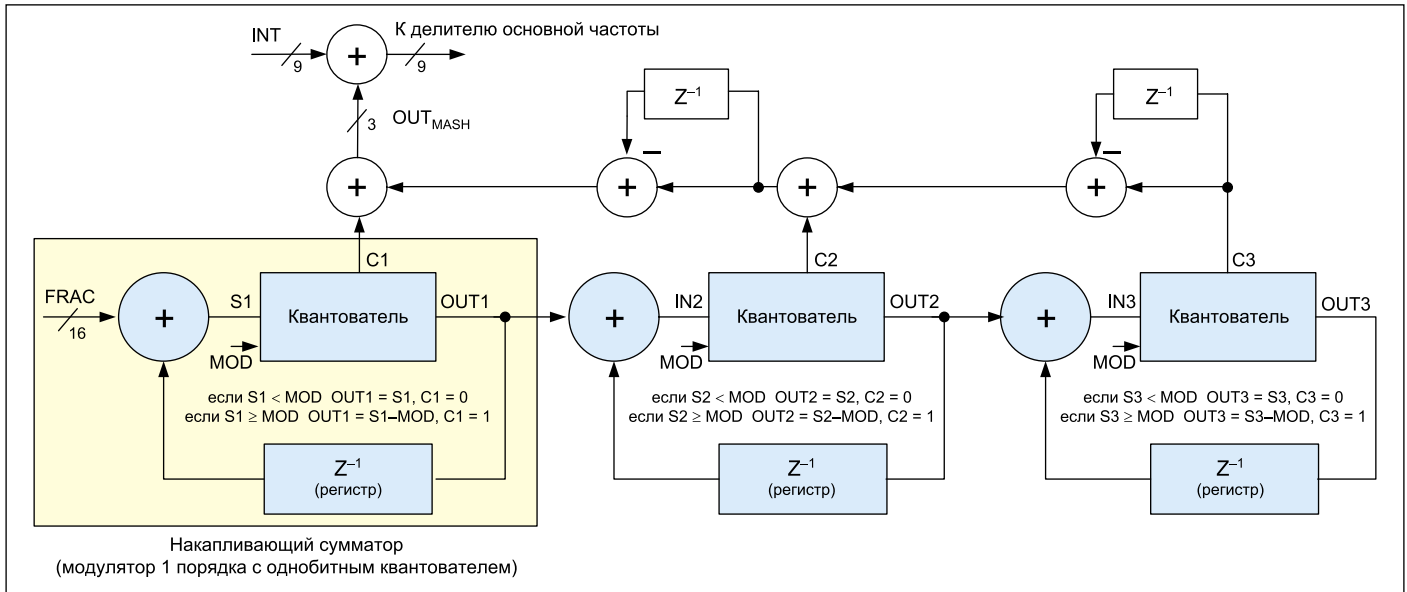


Рис. 4. Структурная схема ФАПЧ гетеродина в микросхеме 1321XD1У

Рис. 5. Структурная схема $\Delta\Sigma$ -модулятора MASH 1-1-1

- Минимальный шаг сетки выходной частоты: не более 366,7 Гц.
 - Диапазон регулировки тока схемы накачки: 11–800 мкА.
 - Диапазон коэффициента деления опорной частоты DREF: 1–15.
 - Диапазон целой части коэффициента деления основной частоты INT: 7–512.
 - Диапазон числителя дробной части коэффициента деления основной частоты FRAC: 0–65 535.
 - Диапазон знаменателя дробной части коэффициента деления основной частоты MOD: 2–65 535.
 - Нормализованный уровень фазового шума: –190 дБн/Гц.
 - Минимальный размах дифференциального входного напряжения по входам LOP, LON: 200 мВ.
 - Ток потребления: 3,5 мА.
 - Напряжение питания схемы накачки и буферов: от 3,15 до 3,45 В.
 - Напряжение питания делителей частоты и модулятора: от 1,62 до 1,98 В.
- Выходная частота гетеродина определяется по формуле (1):

$$F_{LO} = \frac{F_{REF}}{DREF} \left(INT + \frac{FRAC}{MOD} \right). \quad (1)$$

Таким образом, значение INT определяет целую часть коэффициента деления, $FRAC$ — числитель дробной части, MOD — знаменатель дробной части. Шаг сетки выходной частоты определяется соотношением (2):

$$\Delta F = \frac{F_{REF}}{DREF \times MOD}. \quad (2)$$

Максимальное значение $MOD = 65\,535$ позволяет получить минимальный шаг сетки, однако не дает точно установить выходную

частоту на значения, кратные $F_{ref}/DREF$. Если это необходимо, можно изменить значение MOD до величины, позволяющей точно установить выходную частоту.

Сердцем фрактальной ФАПЧ является $\Delta\Sigma$ -модулятор, который дает возможность получать дробный коэффициент деления. Оптимальным порядком модулятора для большинства приложений является 3, так как модуляторы с порядком 1 и 2 не обеспечивают необходимого уровня шума в полосе ФАПЧ. А при порядке модулятора 4 и выше для эффективного подавления внеполосного шума необходимо иметь ФАПЧ с порядком не ниже 3, что усложняет обеспечение устойчивости ФАПЧ. В однокаскадных модуляторах порядка 2 и выше ограничен диапазон входных сигналов, при которых модулятор устойчив. В подобных приложениях это создает пробелы в сетке частот и, как правило, недопустимо. Поэтому наиболее подходящей структурой модулятора является трехкаскадная реализация, состоящая из трех модуляторов первого порядка (MASH 1-1-1).

Структура модулятора, примененная в описываемой микросхеме, представлена на рис. 5.

Модулятор состоит из трех накапливающих сумматоров и схемы устранения ошибок. Результат на выходе модулятора суммируется с целой частью коэффициента деления, и дробный коэффициент деления получается перебором целочисленных коэффициентов в диапазоне от $INT-3$ до $INT+4$. Частотой тактирования модулятора является выходная частота делителя основной частоты, которая в среднем равна частоте сравнения в кольце ФАПЧ ($F_{REF}/DREF$).

Каждый накапливающий сумматор, по сути, является модулятором первого порядка с однобитным квантователем. Его можно представить эквивалентной моделью с шумом квантования q (рис. 6).

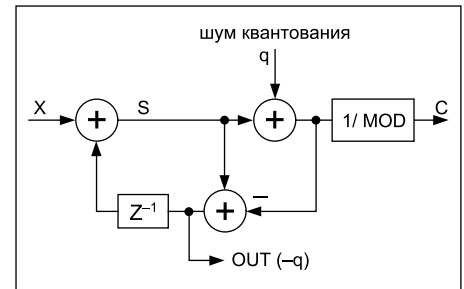


Рис. 6. Эквивалентная модель накапливающего сумматора

Используя эту простую модель, легко вывести уравнение в Z -области для выходного сигнала C :

$$\begin{aligned} S &= X - qZ^{-1}, \\ C &= (q+S)/MOD, \\ C &= (X+qZ^{-1})/MOD. \end{aligned} \quad (3)$$

Согласно уравнению (3) накапливающий сумматор имеет передаточную функцию по сигналу $1/MOD$, а по шуму — $(1-Z^{-1})/MOD$, что соответствует модулятору первого порядка.

Входным сигналом каждого последующего каскада является ошибка квантования предыдущего каскада, взятая с обратным знаком. Тогда можно записать уравнения для сигналов C каждого каскада:

$$\begin{aligned} C_1 &= FRAC + q_1 \times Z^{-1}, \\ C_2 &= (-q_1 + q_2 \times Z^{-1})/MOD, \\ C_3 &= (-q_2 + q_3 \times Z^{-1})/MOD. \end{aligned} \quad (4)$$

Схема устранения ошибок работает по следующему уравнению:

$$OUT_{MASH(Z)} = C_1 + C_2(1-Z^{-1}) + C_3(1-Z^{-1})^2. \quad (5)$$

Подставляя уравнения (4) в (5) и производя необходимые сокращения, можно получить выражения для выходного сигнала модулятора:

$$OUT_{MASH(Z)} = \frac{FRAC}{MOD} + \frac{q_3(1-Z^{-1})^3}{MOD}. \quad (6)$$

Таким образом, среднее значение выходного сигнала равно отношению $FRAC/MOD$, а вносимый модулятором шум перераспределен в область высоких частот, за счет умножения на $(1-Z^{-1})^3$. Этот шум вне полосы ФАПЧ может быть отфильтрован до приемлемых значений, если достаточны порядок ФАПЧ и отношение частоты сравнения к полосе ФАПЧ. Минимальный порядок ФАПЧ на единицу меньше, чем порядок модулятора, то есть в данном случае равен двум.

Поскольку значение $FRAC$ изменяется только при перестройке частоты, модулятор работает с постоянным входным сигналом на входе. Как известно [1], в таких условиях выходная последовательность модулятора имеет конечный период повторения. Максимальная длина последовательности в модуляторах данного класса равна $2MOD$ тактам частоты тактирования.

Как показывают многочисленные исследования [2], несмотря на перераспределение шума, из-за эффекта неточного равенства утекающего и вытекающего токов схемы накачки в полосе ФАПЧ происходит увеличение шума квантования относительно теоретических значений. Таким образом, использование фрактальной ФАПЧ приводит к появлению паразитных дискретных составляющих (помех дробности) в спектре фазового шума. Частота первой помехи и расстояние между ними равно половине от шага сетки. Для частичного устранения помех дробности в дробный делитель введена возможность «размытия» паразитов (dithering). Установка в «1» бита DITH «размывает» паразитные частоты фазового спектра в фазовый шум. Однако с помощью этого метода можно эффективно подавлять только внеполосные помехи и помехи вблизи полосы ФАПЧ. Применительно к узкополосным системам связи это уменьшает влияние соседних каналов связи друг на друга.

Далее на рис. 7 и 8 представлены результаты измерений фазового шума ФАПЧ, выполненные в испытательной лаборатории «ПКК Миландр» на анализаторе источников сигнала R&SFSUP-8.

В представленных примерах ФАПЧ была построена с помощью управляемого генератора MAX 2606 и настроена на полосу примерно 7 кГц.

В заключение скажем, что в микросхеме 1321XD1У заложена возможность изменения тока схемы накачки в диапазоне 11–800 мкА установками регистров LOI и ICP. При этом если необходима быстрая перестройка частоты, можно увеличить ток на время перестройки.

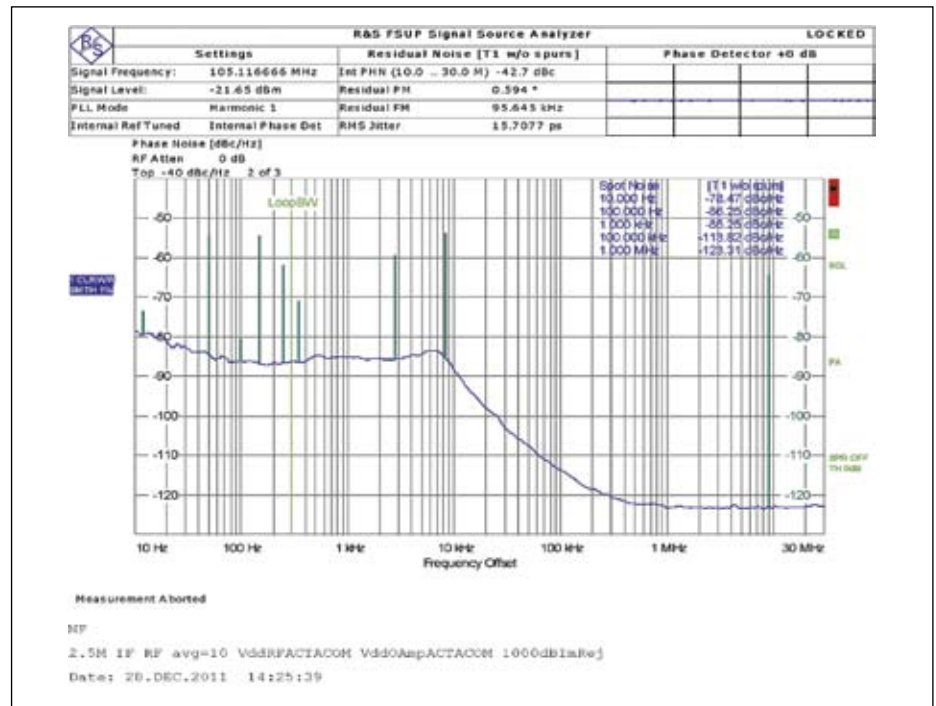


Рис. 7. Фазовый шум гетеродина. Размытие паразитных помех выключено (MOD = 300, FRAC = 7, частота сравнения в петле ФАПЧ — 5 МГц, несущая частота — 105, 116 МГц)

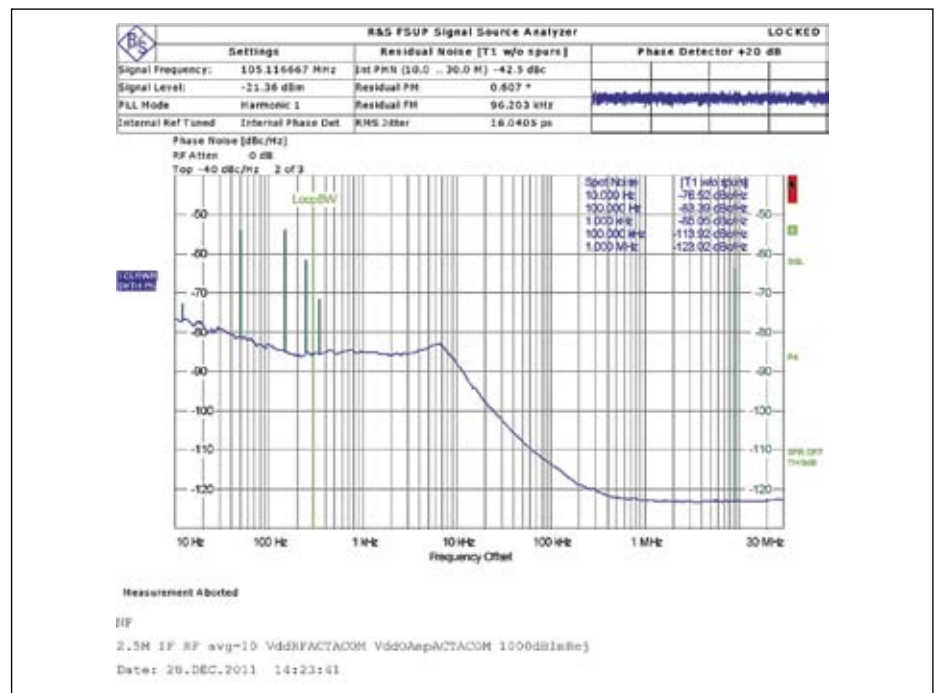


Рис. 8. Фазовый шум гетеродина. Размытие паразитных помех включено (MOD = 300, FRAC = 7, частота сравнения в петле ФАПЧ — 5 МГц, несущая частота — 105, 116 МГц)

Подробное описание всех режимов этой микросхемы, а также схем включения с внешними компонентами доступно в спецификации на сайте компании «Миландр» [3].

Литература

1. Kozak K. Oversampled Delta-Sigma modulators. Kluwer Academic Publisher, 2003.
2. Романов С. К., Матицина А. И., Тихомиров Н. М. О влиянии рассогласования токов накачки импульсного частотно-фазового делителя на спектр помех в системе ИФАПЧ с дробным делителем частоты // Теория и техника радиосвязи: Науч.-техн. сб. Вып. 1/ОАО «Концерн «Созвездие». Воронеж, 2008.
3. http://milandr.ru/uploads/Products/product_245/spec_1321XD1.pdf